

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-260677

(43)Date of publication of application : 24.09.1999

(51)Int.Cl.

H01L 21/02
C30B 33/02
H01L 21/322
H01L 21/324
// H01L 21/31
H01L 21/316

(21)Application number : 10-100052

(71)Applicant : SUMITOMO METAL IND LTD

(22)Date of filing : 27.03.1998

(72)Inventor : ADACHI HISASHI
SANO MASAKAZU
SADAMITSU SHINSUKE
KUBOTA TSUYOSHI

(30)Priority

Priority number : 10 13346 Priority date : 06.01.1998 Priority country : JP

(54) SEMICONDUCTOR SILICON WAFER, MANUFACTURE THEREOF AND HEAT TREATMENT EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To completely eliminate void defects close to the surface by removing the inner wall oxide film of the octahedron void close to the surface of a semiconductor Si wafer of a Si single crystal formed by Czochralski method, by heat treatment in a hydrogen or inert gas atmosphere, and by implanting interstitial Si atoms by the subsequent oxidizing heat treatment.

SOLUTION: The inner wall oxide film of octahedral voids of a semiconductor silicon wafer is removed by high temperature heat treatment which uses hydrogen or inert gas or their mixed gas, then, interstitial silicon is forcibly implanted by heat treatment in an oxygen atmosphere or in a mixed gas atmosphere of oxygen and an inert gas to fill the octahedral voids close to the surface with the interstitial silicon, and the octahedral voids are completely eliminated. The first hydrogen and/or inert gas atmosphere heat treatment is performed within a temperature range of 1150-1250° C for approximately 1-4 hours. The subsequent oxidizing heat treatment is performed within a temperature range of 1150-1250° C for approximately 1-2 hours.

LEGAL STATUS

[Date of request for examination] 09.03.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3011178

[Date of registration] 10.12.1999

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

特許第3011178号
(P3011178)

(45)発行日 平成12年2月21日(2000.2.21)

(24)登録日 平成11年12月10日(1999.12.10)

(51)Int.Cl. ⁷	識別記号	F I
H 0 1 L 21/02		H 0 1 L 21/02 B
C 3 0 B 33/02		C 3 0 B 33/02
H 0 1 L 21/322		H 0 1 L 21/322 Y
21/324		21/324 X
// H 0 1 L 21/31		21/31 E

請求項の数18(全 8 頁) 最終頁に続く

(21)出願番号	特願平10-100052	(73)特許権者	000002118 住友金属工業株式会社 大阪府大阪市中央区北浜4丁目5番33号
(22)出願日	平成10年3月27日(1998.3.27)	(72)発明者	足立 尚志 佐賀県杵島郡江北町大字上小田2201番地 住友シチックス株式会社内
(65)公開番号	特開平11-260677	(72)発明者	佐野 正和 佐賀県杵島郡江北町大字上小田2201番地 住友シチックス株式会社内
(43)公開日	平成11年9月24日(1999.9.24)	(72)発明者	定光 信介 佐賀県杵島郡江北町大字上小田2201番地 住友シチックス株式会社内
審査請求日	平成11年3月9日(1999.3.9)	(74)代理人	100073900 弁理士 押田 良久
(31)優先権主張番号	特願平10-13346		
(32)優先日	平成10年1月6日(1998.1.6)		
(33)優先権主張国	日本(J P)	審査官	小野田 誠

最終頁に続く

(54)【発明の名称】 半導体シリコンウェーハ並びにその製造方法と熱処理装置

1

(57)【特許請求の範囲】

【請求項1】 チョクラルスキー法によるシリコン単結晶ウェーハであり、水素及び/または不活性ガス雰囲気下で熱処理され、さらに酸化雰囲気下で熱処理され格子間シリコンがウェーハ表面から強制的に注入されて表面から所要深さまでのCOP(Crystal Originated Particle)及びGrown-in欠陥が完全に消滅した半導体シリコンウェーハ。

【請求項2】 請求項1において、表面から10μm深さまでのGrown-in欠陥が完全に消滅した半導体シリコンウェーハ。

【請求項3】 請求項1または請求項2において、ウェーハ内部に酸素析出物が形成されてIG(Intrinsic Gettering)効果が付与された半導体シリコンウェーハ。

【請求項4】 シリコンウェーハ製造プロセスにおい

2

て、チョクラルスキー法によるシリコン単結晶から得た半導体シリコンウェーハに水素及び/または不活性ガス雰囲気下の熱処理を施し、表面から所要深さまでのボイド欠陥(Grown-in欠陥)の内壁酸化膜を除去した後、酸化熱処理を行い強制的に格子間シリコン原子を注入させることにより、表面近傍の当該欠陥の消滅速度を促進させてGrown-in欠陥を消滅させる半導体シリコンウェーハの製造方法。

【請求項5】 請求項4において、表面から所要深さまでのボイドを完全に消滅させると同時にウェーハ内部に酸素析出物が形成されIG(Intrinsic Gettering)効果を付与する半導体シリコンウェーハの製造方法。

【請求項6】 請求項4または請求項5において、炉内投入温度、投入後の保持時間、あるいは昇温速度を変更して酸素析出物密度を制御する半導体シリコンウェーハの

製造方法。

【請求項7】 請求項4から請求項6のいずれかにおいて、水素及び/または不活性ガス雰囲気下の熱処理が100℃以上1350℃以下の温度で50時間以下の熱処理であり、酸化熱処理が800℃以上1350℃以下の温度範囲で50時間以下の処理である半導体シリコンウェーハの製造方法。

【請求項8】 請求項7において、各熱処理の温度範囲が1150℃から1250℃、処理時間が1時間から4時間である半導体シリコンウェーハの製造方法。

【請求項9】 請求項4から請求項8のいずれかにおいて、不活性ガス雰囲気下の熱処理の場合、その熱処理直後に、連続して酸化熱処理を行う半導体シリコンウェーハの製造方法。

【請求項10】 請求項4から請求項8のいずれかにおいて、水素及び/又は不活性ガス雰囲気下の熱処理を施した後に、ウェーハを一旦熱処理炉外に取り出し、その後酸化熱処理を行う半導体シリコンウェーハの製造方法。

【請求項11】 請求項4から請求項10のいずれかにおいて、処理対象ウェーハが、洗浄上がり、フッ酸洗浄等で自然酸化膜除去後の最終鏡面研磨品、あるいは最終鏡面研磨前のいずれかのウェーハである半導体シリコンウェーハの製造方法。

【請求項12】 請求項11において、最終研磨前のウェーハに熱処理後、酸化膜剥離を行い、次いで最終鏡面研磨を施す半導体シリコンウェーハの製造方法。

【請求項13】 請求項11において、最終研磨後のウェーハに熱処理後、鏡面研磨を施す半導体シリコンウェーハの製造方法。

【請求項14】 請求項12または請求項13において、熱処理後のウェーハ片面または両面のウェーハ最終研磨代を0.1μm〜10μmとする半導体シリコンウェーハの製造方法。

【請求項15】 請求項14において、ウェーハ最終研磨代を0.5μm〜2μmとする半導体シリコンウェーハの製造方法。

【請求項16】 請求項4から請求項10のいずれかにおいて、処理対象ウェーハが、熱処理投入前に予め酸化膜を成長させたウェーハである半導体シリコンウェーハの製造方法。

【請求項17】 請求項16において、酸化膜厚みを50nm以下とする半導体シリコンウェーハの製造方法。

【請求項18】 請求項4から請求項7の半導体シリコンウェーハの製造方法において使用する熱処理を行うための熱処理装置であり、拡散炉型熱処理炉において、炉口部キャップに大気酸素及び水分の炉内混入を防止するためのガスバージ機構及び炉内挿入バッファを具備した熱処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、表面COP (Crystal Originated Particle) 及びウェーハ表層数μm深さのCOP源となるGrown-in欠陥を、効果的に消滅させたシリコン単結晶ウェーハに係り、水素や不活性ガスでの熱処理による表面近傍の該COP欠陥の溶け残りを、酸素または酸素と不活性ガスの混合ガスあるいは水蒸気などの組み合わせによる酸化性雰囲気での熱処理により、強制的にウェーハ表面から格子間シリコンを注入し表面近傍のGrown-in欠陥を効率良く格子間シリコンで埋めつくし完全に消滅させてデバイス特性の向上を図ることを特徴とし、従来より低温熱処理かつ低コスト化が可能な半導体シリコンウェーハとその製造方法に関する。

【0002】

【従来の技術】今日の半導体デバイスの製造に用いられるシリコン単結晶基板は、主にチョクラルスキー法(CZ法)により製造されている。デバイスプロセスは、低温化、高集積化が進み、これまで問題とならなかった結晶育成中に形成される低密度のGrown-in欠陥がデバイスの特性に影響することが明らかとなっている。

【0003】かかるGrown-in欠陥は、その形状が結晶内部に存在する場合には、八面体ボイドを基本とした単独もしくは複数個連結された構造であり、ウェーハの状態に加工した後に表面に露出した場合には、四角錐形状の凹形状のビットである。すなわち、ウェーハへ切り出した後、鏡面研磨、ウェーハ洗浄を施して表面に現われる欠陥ビットであるCOPが酸化膜耐圧に影響を及ぼしていた。

【0004】従来、CZ法による単結晶育成時の徐冷により、八面体ボイドであるGrown-in欠陥の低減が行われてきたが、一方でそのサイズの増加を招くことになった。デバイスパターンの微細化が更に進み、パターンサイズに比べてGrown-in欠陥サイズが無視できなくなり、デバイス領域において、完全にGrown-in欠陥の存在しないウェーハが求められるようになった。

【0005】従って、先端の64MDRAMプロセスでは、量産でGrown-in欠陥のないエピタキシャルウェーハ及び表面近傍のGrown-in欠陥の消滅効果のある水素・アルゴンアニールウェーハが用いられている。

【0006】しかし、エピタキシャルウェーハはコスト的に高く、また水素・アルゴンアニールウェーハは、ウェーハ表面のみGrown-in欠陥の完全な消滅が起こるが、表面近傍層においては完全には消滅せずGrown-in欠陥が残留している。

【0007】

【発明が解決しようとする課題】現在、Grown-in欠陥は、結晶育成直後ではその内壁が酸化膜で覆われていることが分かっているが、このGrown-in欠

陥を消滅させるためには上記内壁酸化膜を溶解させることが必要である。

【0008】水素、不活性ガス及びその混合ガスでの高温アニールを施すことにより、表面近傍の酸素が外方拡散し、酸素が未飽和となるために表面近傍のGrown-in欠陥の内壁酸化膜が溶解し、熱平衡状態により供給される格子間シリコンにより確かにGrown-in欠陥の消滅が見られる。

【0009】しかし、上記高温アニールでは、ウェーハ表面深さ1 μ mの位置においてもGrown-in欠陥の溶け残りが多数存在し、表面活性領域での完全性は不十分でありデバイス歩留まりに影響する。

【0010】そこで、Grown-in欠陥を効率よく消滅させる手法として、1300℃以上の高温でウェーハ熱処理を施す手法が検討されているが、熱処理炉への負担、ウェーハの機械的強度の劣化によるスリップ問題、及び重金属汚染の問題等があり、実用化されていない。

【0011】また最近、水素雰囲気での還元作用を利用して、酸素の外方拡散をできるだけ防ぐために、水素雰囲気でのRTA(Rapid Thermal Annealing)で10~20秒の処理でGrown-in欠陥の内壁酸化膜を除去し、ウェーハ表面からの熱平衡濃度で供給される格子間シリコンで、Grown-in欠陥を消滅させるという方法が提案(阿部孝夫ら:第31回超LSIウルトラクリーンテクノロジーシンポジウム予稿集:p.23 UCS半導体基盤技術研究会1997年12月18,19日)されている。

【0012】上記の水素還元RTA法は、急速な昇温及び短時間アニールにより、昇温時に内壁酸化膜が成長し難くなる可能性はあるが、基本的には一般に行われている水素アニールと同じである。すなわち、上記手法では、前提条件として小さなGrown-in欠陥を形成する必要があるために、高速引き上げの結晶が必要であり、かつGrown-in欠陥の内壁酸化膜厚みを薄くするために、極低酸素濃度の結晶が必要である。

【0013】また、水素還元RTA法は、極低酸素濃度結晶を使用してRTAによる急速昇温を利用するため、その後の熱処理での酸素析出物の成長は全く期待できずデバイスプロセスでの重金属汚染に対してIG(Intrinsic Gettering)効果が期待できないという問題点がある。

【0014】さらにCZ法による高速引き上げで、かつ低酸素濃度の単結晶ウェーハを対象とする水素還元RTA法では、得られる完全な領域の深さは表面から0.2 μ m程度であり、この程度の領域でのウェーハの改善ではデバイスプロセスでの歩留り向上にはほとんど寄与しないという問題がある。

【0015】この発明は、CZ法により成長させたシリコン単結晶ウェーハ表面のCOP及び表層数 μ m深さの

COP源であり、八面体ボイドからなるGrown-in欠陥を効果的に消滅させることが困難な現状に鑑み、被処理ウェーハの性状に特定の条件を課することなく、従来の水素や不活性ガス雰囲気での高温熱処理を用いて表面並びにその近傍の該欠陥を完全に消滅させたシリコン単結晶ウェーハとその製造方法の提供を目的としている。

【0016】

【課題を解決するための手段】発明者らは、水素、不活性ガス及びその混合ガス雰囲気での高温熱処理を用い、表面並びにその近傍の八面体ボイドからなるGrown-in欠陥を効果的に消滅させることが可能な熱処理について種々検討した結果、水素や不活性ガス雰囲気下の熱処理にて表面近傍の八面体ボイド(Grown-in欠陥)の内壁酸化膜が除去され、その後の酸化熱処理による格子間シリコン原子の注入により、表面近傍のボイド欠陥が完全消滅した半導体シリコンウェーハが得られ、Grown-in欠陥消滅が可能であることを知見した。

【0017】すなわち、発明者らは、シリコンウェーハ製造プロセスにおいて、通常のCZ法によるシリコン単結晶から得た半導体シリコンウェーハを、水素及び/又は不活性ガス雰囲気下の熱処理で、表面近傍の酸素を外方拡散させて、酸素の未飽和領域を形成して表面近傍の八面体ボイドの内壁酸化膜を除去した後、酸素または酸素と不活性ガスの混合ガス雰囲気での酸化熱処理を行い強制的に格子間シリコン原子を注入し、表面近傍の八面体ボイドを完全に消滅させ、同時にウェーハ内部にIG層を形成することが可能であり、得られた表面の完全性はエピタキシャルウェーハと変わらず良好であり、かつエピタキシャルウェーハよりも安価に作製することが可能であることを知見し、この発明を完成した。

【0018】さらに、発明者らは、シリコンウェーハ製造プロセスにおいて、アルゴン、ヘリウムなどの不活性ガス雰囲気では、最初の高温熱処理終了後、保持、昇温、あるいは降温しながら酸素雰囲気に置換あるいは酸素と不活性ガスとの混合ガス雰囲気となすことができること、さらに、アルゴン雰囲気下での熱処理により多発しやすいビットが生じても表面品質特性を劣化させることなく、かつウェーハ表面をわずかに鏡面研磨することでビットを除去できることを知見した。

【0019】また、発明者らは、この発明の熱処理において、熱処理前のウェーハは最終研磨されたウェーハでもよく、あるいはビットを生じるような熱処理炉においては最終研磨前の荒研磨されたウェーハ等を使用し、熱処理後に最終研磨を施すことも可能であること、あるいはこの発明の熱処理を施す前に、予め熱酸化膜をわずかに成長させたウェーハを使用してビットが発生する温度域を、この熱酸化膜により保護させる手法も可能であることを知見した。

【0020】さらに、発明者らは、この発明の熱処理を行う場合、従来の水素を含有する雰囲気下での熱処理炉では、大気からの炉内混入酸素等があると爆発する可能性があるために炉口部は気密構造が採用されているため、この発明を適用することが可能であるが、通常の拡散炉では若干なりとも大気からの酸素、水分等の炉内混入があるため、この発明による第1の熱処理中にウェーハ表面上に、わずかな酸化膜が成長すること、しかし、この場合でも酸素外方拡散は生じるが、Grown-in欠陥の内壁酸化膜は逆に成長し、それ以降の酸化熱処理でGrown-in欠陥の内壁酸化膜は完全にボイドを埋め尽くすことを知見し、通常の拡散炉タイプの熱処理炉でも、熱処理を施す場合の大気酸素、水分の炉内混入を防止するため炉口部キャップにガスバージ構造、及び炉内挿入バッファを具備した簡易改造構造を採用することにより、この発明が実施できることを知見し、この発明を完成した。

【0021】すなわち、この発明は、チョクラルスキー法によるシリコン単結晶ウェーハであり、水素及び／または不活性ガス雰囲気下の熱処理され、さらに酸化雰囲気下で熱処理され格子間シリコンがウェーハ表面から強制的に注入されて表面から所要深さまでのCOP (Crystal Originated Particle) 及びGrown-in欠陥が完全に消滅したことを特徴とする半導体シリコンウェーハである。

【0022】また、発明者らは、上記構成の半導体シリコンウェーハにおいて、表面から10 μ m深さまでのGrown-in欠陥が完全に消滅したこと、ウェーハ内部に酸素析出物が形成されてIG (Intrinsic Gettering) 効果が付与されたこと、をそれぞれ特徴とする半導体シリコンウェーハである。

【0023】また、この発明は、シリコンウェーハ製造プロセスにおいて、チョクラルスキー法によるシリコン単結晶から得た半導体シリコンウェーハに水素及び／または不活性ガス雰囲気下の熱処理を施し、表面から所要深さまでのボイド欠陥 (Grown-in欠陥) の内壁酸化膜を除去した後、酸化熱処理を行い強制的に格子間シリコン原子を注入させることにより、表面近傍の当該欠陥の消滅速度を促進させてGrown-in欠陥を消滅させることを特徴とする半導体シリコンウェーハの製造方法である。

【0024】また、発明者らは、上記構成の製造方法において、表面から所要深さまでのボイドを完全に消滅させると同時にウェーハ内部に酸素析出物が形成されIG (Intrinsic Gettering) 効果を付与すること、炉内投入温度、投入後の保持時間、あるいは昇温速度を変更して酸素析出物密度を制御すること、水素及び／または不活性ガス雰囲気下の熱処理が1000 $^{\circ}$ C以上1350 $^{\circ}$ C以下の温度で50時間以下の熱処理であり、酸化熱処理が800 $^{\circ}$ C以上1350 $^{\circ}$ C以下の

温度範囲で50時間以下の処理であること、各熱処理の温度範囲が1150 $^{\circ}$ Cから1250 $^{\circ}$ C、処理時間が1時間から4時間であること、水素または水素と不活性ガスの混合ガスの熱処理後、不活性ガスを導入して水素ガス濃度を十分低下させてから連続して酸化熱処理を行うこと、不活性ガス雰囲気下の熱処理の場合、その熱処理直後に、連続して酸化熱処理を行うこと、水素及び／又は不活性ガス雰囲気下の熱処理を施した後に、ウェーハを一旦熱処理炉外に取り出し、その後酸化熱処理を行うこと、処理対象ウェーハが、洗浄上がり、フッ酸洗浄等で自然酸化膜除去後の最終鏡面研磨品、あるいは最終鏡面研磨前のいずれかのウェーハであること、最終研磨前のウェーハに熱処理後、酸化膜剥離を行い、次いで最終鏡面研磨を施すこと、最終研磨後のウェーハに熱処理後、鏡面研磨を施すこと、熱処理後のウェーハ片面または両面のウェーハ最終研磨代を0.1 μ m \sim 10 μ mとすること、ウェーハ最終研磨代を0.5 μ m \sim 2 μ mとすること、処理対象ウェーハが、熱処理投入前に予め酸化膜を成長させたウェーハであること、酸化膜厚みを50nm以下とすること、をそれぞれ特徴とする半導体シリコンウェーハの製造方法である。

【0025】さらに、この発明は、上記の半導体シリコンウェーハの製造方法において使用する熱処理を行うための熱処理装置であり、拡散炉型熱処理炉において、大気酸素、水分の炉内混入を防止するために、炉口部キャップにガスバージ機構及び炉内挿入バッファを具備したことを特徴とする熱処理装置である。

【0026】

【発明の実施の形態】この発明は、水素や不活性ガス雰囲気での高温熱処理により、八面体ボイドの内壁酸化膜は除去されたが、溶け残りとして存在しているGrown-in欠陥を完全に消滅させることを目的とするもので、まずウェーハに水素又は不活性ガスあるいはその混合ガスによる熱処理を施すと、表面近傍のGrown-in欠陥の消滅が起こるが、表面から深さ1 μ m程度の領域においても内壁酸化膜が溶解してサイズが縮小したボイドの溶け残りが残る。

【0027】そこで、この発明では、当該水素又は不活性ガスあるいはその混合ガスによる高温熱処理によりGrown-in欠陥の内壁酸化膜を除去した後、酸素または酸素と不活性ガスの混合ガス雰囲気等の熱処理で、強制的に格子間シリコンを注入し、表面近傍のGrown-in欠陥を格子間シリコンで埋めることにより完全に消滅させる。

【0028】この際、酸素雰囲気での熱処理では、格子間シリコン原子が注入されて酸素析出物の抑制が懸念されるが、第1ステップで水素又は不活性ガスあるいはその混合ガスによる熱処理を施しているため、ウェーハ内部では酸素析出物は成長しており、その後の酸素雰囲気での熱処理により消滅しないため、デバイスプロセスで

の重金属汚染のIGによるゲッターリング効果が期待できる。また、この酸素析出物密度を制御する方法としては、炉内投入温度、投入後の保持時間、あるいは昇温速度を変更することにより制御可能である。

【0029】前述の水素還元RTA法は、水素の還元作用を利用し、酸素の外方拡散を抑えるためにRTAを用いることを特徴とし、特に小さな八面体ボイドで、かつその内壁酸化膜厚みを薄くするために、CZ法において高速で引き上げ、かつ低酸素濃度の結晶が必要である。

【0030】これに対して、この発明は、水素、不活性ガス及びその混合ガス雰囲気下による、酸素雰囲気に比べて著しい酸素外方拡散を利用して、酸素が未飽和になった領域のGrown-in欠陥の内壁酸化膜を溶解させるもので、原理的に水素還元RTA法とは異なり、対象とするウェーハに性的な制限が一切ない利点がある。

【0031】また、水素還元RTA法は、熱平衡でのウェーハ表面からの格子間シリコンの供給によりGrown-in欠陥を消滅させるため、表面のGrown-in欠陥の存在しない領域は、せいぜい0.2μm程度であるのに対して、この発明による方法は、熱酸化により格子間シリコンを意図的に熱平衡より過剰な非平衡状態で注入させるため、得られるウェーハはその表面から10μmまでのGrown-in欠陥フリー領域が形成される利点がある。

【0032】この発明において、最初の水素及び／又は不活性ガス雰囲気の熱処理は、その最低温度が1000℃未満では八面体ボイドの内壁酸化膜が十分に除去できないか、もしくは長時間の熱処理が必要となるため、1000℃以上が好ましく、また最高温度が1350℃を越えるとスリップを防ぐことが非常に困難になり、かつ汚染問題も生じるため1350℃以下が好ましい。さらに好ましい温度範囲は1150℃から1250℃である。

【0033】また、水素及び／不活性ガス雰囲気の熱処理時間は、八面体ボイドの内壁酸化膜を溶解させるのに1000℃では50時間程度が必要である。この最初の高温熱処理は、好ましくは1200℃前後の温度範囲で1時間から4時間程度で行うことが望ましい。

【0034】次に続く酸化熱処理は、熱酸化により十分な格子間シリコン原子を注入させるためには800℃以上を必要とするが、上限温度は上記のスリップや汚染問題により1350℃以下とする。さらに好ましい温度範囲は1150℃から1250℃である。

【0035】また、酸化熱処理時間は、内壁酸化膜の除去されたGrown-in欠陥を消滅させるのに800℃では50時間程度の時間を要する。望ましくは1200℃前後の温度範囲で1時間から2時間程度が望ましい。

【0036】さらにこの発明の応用として、この発明に

よるウェーハを貼り合わせSOI基板の活性側基板として利用することも可能であり、活性側の基板はこの発明の酸化時に所望の酸化膜厚まで成長させ支持基板と貼り合わせてもよく、またこの発明の熱処理後、酸化膜を除去し、所望の酸化膜厚を成長させた支持基板に貼り合わせを行うか、もしくはこの発明の熱処理後に酸化膜除去、再鏡面研磨工程を追加した後、この基板あるいは支持基板に所望の酸化膜成長後、張り合わせてもよい。

【0037】また、この発明によるウェーハは、エピタキシャル成長用基板としても利用できる。すなわち、薄いエピタキシャル膜成長を行う場合、従来の基板では表面のCOPがエピタキシャル成長膜にも影響を及ぼすことが問題となるが、この発明による基板はかかる問題を回避することができる。

【0038】

【実施例】実施例1

CZ法により成長させた単結晶インゴットによりスライスした外径6インチのボロンドープされた結晶面(100)、初期酸素濃度 $14.5 \times 10^{17} \text{ atoms/cm}^2$ (old ASTM)の最終鏡面研磨されたSiウェーハを用い、1200℃で1時間の水素雰囲気での熱処理を施した比較ウェーハ(a)と1200℃で1時間水素雰囲気下で熱処理した後、一旦ウェーハを炉外に取り出し、次にドライ酸素雰囲気で1200℃、1時間の熱処理を施した本発明のウェーハ(b)を作製した。

【0039】得られた2種類のウェーハに表面から、それぞれ1μm、3μm、5μm、10μmの再鏡面研磨を行い、SC-1洗浄を6回繰り返した後のレーザー面検器で表面のLPD(Light Point Defects)の面内分布を測定した結果を図1に示す。

【0040】図1の黒丸印の水素アニールのみではウェーハ表面からの深さが増すほどLPD密度が増加していることがわかる。一方、白丸印の本発明の熱処理では表面から6μm深さでも著しいLPD低減効果を示した。なお、図1の黒菱印は非熱処理ウェーハを示す。

【0041】さらに、これらウェーハのLPDをAFM観察を行うと、水素アニールのみではGrown-in欠陥の溶け残りが多数観察された。一方、本発明のウェーハでは6μm深さの位置でもCOP(ビット)は観察されなかった。

【0042】また、これらウェーハの酸化膜耐圧特性に関しては、水素雰囲気のみでの熱処理ウェーハは表面からの深さ方向で特性劣化が観察されたが、本発明の熱処理ウェーハは表面から5μmの領域までエピタキシャルウェーハと同等の良好な酸化膜耐圧特性が得られた。

【0043】実施例2

実施例1と同等のサンプル(初期酸素濃度:10.2~14.5×10¹⁷ atoms/cm²)を用い、図2に示す熱処理シーケンスでアルゴン雰囲気でのGrown-in欠陥の挙動を調べた。図2Aはアルゴン雰囲気のみであり、図2Bはアルゴン雰囲気の

11

途中でドライ酸素に変更した場合を示す。

【0044】得られた2種類のウェーハに表面から3 μ mの再鏡面研磨を行い、レーザー面検機で表面のLPDの面内分布を測定した。図3にウェーハ面内に0.105 μ m以上のサイズで検知された個数を示す。1200℃で2.5時間のアルゴン雰囲気での熱処理をしたウェーハ（黒丸印）では面内に約200個程度LPDが存在していた。一方、アルゴン雰囲気+酸素雰囲気での熱処理ウェーハ（白丸印）は約10個程度しかLPDは存在せず、AFM観察の結果、全てパーティクルであった。10

なお、図3の白角印は非熱処理ウェーハを示す。
【0045】さらに、この2種類のサンプルをドライ酸素雰囲気下で1000℃、16時間の熱処理を施し、ウェーハへき開後、Wrightエッチングにてウェーハ内部の酸素析出物密度を観察した。酸素析出物密度は2種のウェーハ共に約 $5 \times 10^5 \text{ cm}^{-2}$ 程度であり、酸化処理により酸素析出物密度は低減しないことが分かる。

【0046】実施例3

炉本体の構造において、炉内外の気密性の良くない熱処理炉でアルゴン雰囲気下、1150℃、5時間の高温熱処理を施した。スポットライト下でウェーハ表面にピットが多発していることを確認した後、引き続いて1150℃、2.5時間の酸化熱処理を施した。20

【0047】この熱処理後のウェーハを各々表面から0.5 μ m、1 μ m、2 μ mの鏡面研磨を施した後、スポットライト下で再度ウェーハ表面を確認したが、ピットは完全に除去されていた。さらに、このサンプルの酸化膜耐圧特性を評価したが、2 μ m研磨でも耐圧劣化がないことが確認された。

【0048】実施例4

実施例1と同等のサンプルを700℃投入、及び800℃投入の2条件で行い、その後、1200℃まで昇温させ1時間保持後、ドライ酸素雰囲気下に切替え1時間保持させた。熱処理終了後、このサンプルをドライ酸素雰囲気下で1000℃、16時間の熱処理を施しウェーハへき開後、Wrightエッチングにてウェーハ内部の酸素析出物密度を測定した。

【0049】700℃投入サンプルでは酸素析出物密度は $4 \sim 6 \times 10^5 \text{ cm}^{-2}$ 、800℃投入サンプルでは酸素析出物密度は $0.3 \sim 1 \times 10^5 \text{ cm}^{-2}$ であり、酸素析出物密度は投入温度変更によって制御することが可能である。40

【0050】一方、実施例1と同等のサンプルを700℃投入後、30分保持させ、その後1200℃まで昇温させ1時間保持後、ドライ酸素雰囲気下で1時間保持させた。熱処理後のサンプルは上記評価熱処理を行い酸素析出物密度を測定した。このサンプルの密度は $8 \times 10^5 \text{ cm}^{-2}$ であった。

【0051】実施例5

図4Aに示す通常のソフトランディング型、横型拡散 50

12

炉、すなわち、反応管1の開放端の炉口2にキャップ3を施し、他方の閉塞端4のガス導入口5より雰囲気ガスを導入し、管1内に挿入したポート6上にウェーハ7を120枚セットしアルゴンガス雰囲気下で1150℃、3.5時間の熱処理を施した。

【0052】この熱処理ウェーハを炉口部側から10枚目、60枚目、110枚目のウェーハを抜き取り表面上に成長した熱酸化膜厚みをエリブソメーターにて測定した。10枚目で21nm、60枚目で15nm、110枚目で14nmであり、炉口部付近の酸化膜厚が厚いことにより炉口部からの酸素等の混入が明確である。

【0053】残りのウェーハは2グループに分割した。一方は、表面から2 μ m深さ鏡面研磨を施しレーザー面検機にてLPD測定を行った後、AFM観察を行った。熱処理を施していない未処理のウェーハのGrown-in欠陥の内壁酸化膜厚に比べ、本実施例のGrown-in欠陥の内壁酸化膜厚が増加していることを確認した。

【0054】もう一方のグループのウェーハは、1150℃、2時間で100%酸素雰囲気下で熱処理を施し、上記加工を行った後にAFM観察を行った。Grown-in欠陥の内整酸化膜厚はさらに増加しており、完全にボイドを酸化膜で埋め尽くしていた。

【0055】実施例6

次に、この発明による、熱処理を施す場合の大気酸素や水分の炉内混入を防止するため炉口部キャップにガスバージ構造及び炉内挿入バッファーを具備した簡易改造構造を採用した炉口キャップを用いた場合の結果を示す。構造は図4Bに示すごとく、炉口2に使用するキャップ10は、外側にバージ用ガス導入口11を有し、かつ所要厚みのバッファー層12を具備してガスバージ孔13を配設しており、図4Cに示す例は、反応管1の開放端の炉口2外周部位置のキャップ20の外周部にバージ用ガス導入口21を配設し、かつ所要厚みのバッファー層22を具備している。

【0056】上記構成のキャップ10、20を使用した横型拡散炉にてウェーハを120枚セットしアルゴン雰囲気下での熱処理を施した。その後ウェーハ表面上の熱酸化膜厚を測定した。炉口2部より10枚目、60枚目、110枚目全て2nmであった。初期の自然酸化膜厚が1nm程度であるためウェーハ取り出し時に成長したものであり、熱処理工程中での炉内大気混入による酸化膜成長は防止できることがわかる。

【0057】このサンプルを表面から2 μ m鏡面研磨を施した後AFM観察を行ったがGrown-in欠陥の内壁酸化膜は完全に消滅していた。さらにに1150℃、2時間で100%酸素雰囲気下で熱処理を施し、上記加工を行った後にAFM観察を行った。Grown-in欠陥は完全に消滅していることを確認した。

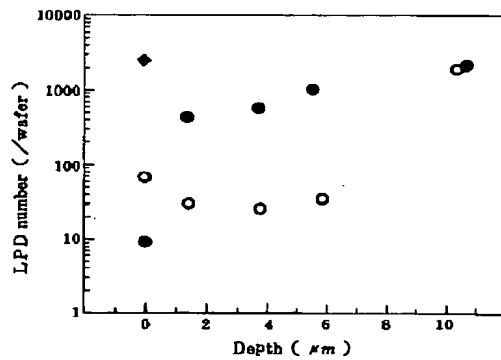
【0058】

【発明の効果】この発明は、水素や不活性ガスでの熱処理による表面近傍の該COP欠陥の溶け残りを、酸素または酸素と不活性ガスの混合ガスあるいは水蒸気などの組み合わせによる酸化性雰囲気での熱処理により、強制的にウェーハ表面から格子間シリコンを注入し表面近傍のGrown-in欠陥を効率良く格子間シリコンで埋めつくし完全に消滅させてデバイス特性の向上を図ることが可能で、これまでの水素及アルゴンに代表される不活性ガス雰囲気での熱処理のみでは完全に、消滅させることができなかったGrown-in欠陥を、表面から

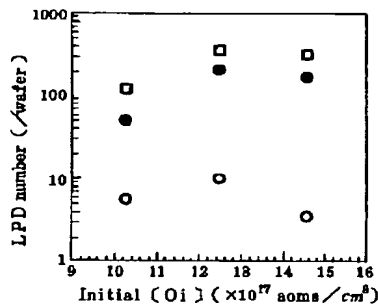
【図面の簡単な説明】

【図1】半導体シリコンウェーハの表面からの深さとL*

【図1】



【図3】



*PD数との関係を示すグラフである。

【図2】A, Bは実施例における熱処理のヒートパターンを示すグラフである。

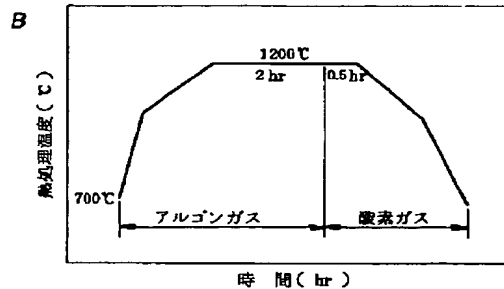
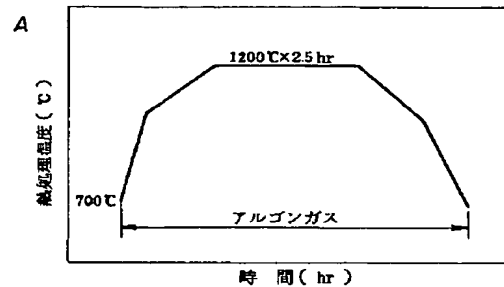
【図3】初期酸素濃度と表面のLPDの面内分布との関係を示すグラフである。

【図4】Aは従来の横型拡散炉の縦断説明図、B, Cはこの発明による横型拡散炉の縦断説明図である。

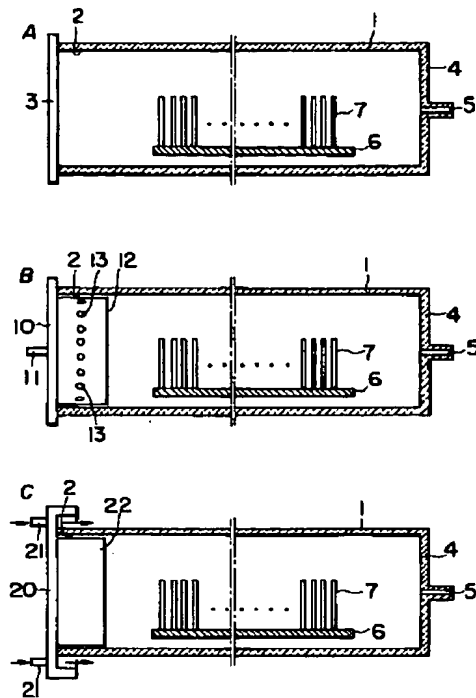
【符号の説明】

- 1 反応管
- 2 炉口
- 3, 10, 20 キャップ
- 4 閉塞端
- 5 ガス導入口
- 6 ポート
- 7 ウェーハ
- 11, 21 パージ用ガス導入口
- 12, 22 バッファ層
- 13 ガスパージ孔

【図2】



【図4】



フロントページの続き

(51)Int.Cl.⁷
H01L 21/316

識別記号

F I
H01L 21/316

S

(72)発明者 久保田 剛志
佐賀県杵島郡江北町大字上小田2201番地
住友シチックス株式会社内

(56)参考文献 特開 平9-260619 (J P, A)
特開 昭57-201032 (J P, A)

(58)調査した分野(Int.Cl.⁷, D B名)
H01L 21/02